

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭63-97919

⑫ Int.Cl.⁴

G 02 F 1/133
G 09 F 9/30

識別記号

3 2 7
3 3 8

庁内整理番号

8205-2H
C-6866-5C

⑬ 公開 昭和63年(1988)4月28日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 液晶パネル

⑮ 特願 昭61-244630

⑯ 出願 昭61(1986)10月15日

⑰ 発明者 荒木 亮輔 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出願人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑲ 代理人 弁理士 最上 務 外1名

明細書

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、アクティブマトリクス基板をその一方の基板とした液晶パネルに関する
(従来の技術)

従来のスイッチ素子マトリクス基板を用いた液晶パネルは、S I D 8 3 D I G E S T P 1 5 6 の様にアクティブマトリクス基板上に形成されたスイッチ素子により画素電極と対向基板上の電極との間に配線からの所定の信号を書き込み、次の信号が来るまでこれを保持して液晶を駆動するものである。

画素電極に書き込まれる信号は、S I D 8 3 D I G E S T P 1 5 6 の引用文献にあるようにフィールドごとに液晶に印加される電界が反転して、液晶を交流駆動する。これは液晶を直流駆動するとその寿命が極端に短くなるためである。
(本発明が解決しようとする問題点)

しかし前述の従来技術では、第2図に示すように画素電極 2 0 と配線 2 1 との間に電気的結合が

1. 発明の名称

液晶パネル

2. 特許請求の範囲

1. スイッチ素子、配線及び画素電極から構成されたスイッチ素子マトリクス基板をその一方の基板とする液晶パネルにおいて、スイッチ素子マトリクス基板上の配線の少なくとも一部が絶縁体をはさんで導電性薄膜でおおわれていることを特徴とする液晶パネル。

2. 絶縁体をはさんで配線をおおっている導電性薄膜が、一定電位に保持されていることを特徴とする特許請求の範囲第一項記載の液晶パネル。

3. 絶縁体をはさんで配線をおおっている導電性薄膜が、スイッチ素子マトリクス基板と対向する基板上の電極と同電位としたことを特徴とする特許請求の範囲第一項記載の液晶パネル。

あり、配線の信号変化により画素電極に保持されている電荷がリークしたり、電位が変動して液晶に印加される実効電圧が変化する。

第2図(a)にスイッチ素子27を使ったマトリクス基板の一画素分の概略図を第2図(b)、(c)にそれぞれトランジスタ25と非線形素子26を用いたマトリクス基板の一画素分の電気等価回路を示す。

例えば、フィールドによる信号の極性反転は、上下でコントラストムラが生ずる。これは配線の信号が反転してから画素電極の信号が反転するまでの時間が上下で異なるため、画素電極と配線の間での容量C₁と抵抗R₁による電位変動やリークの影響度が上下で異なり液晶24に印加された実効電圧が上下で異なることによるものである。

また表示のパターンによっては、クロストークが生ずる。これは同一フィールド内でも配線信号の変化により配線の電位が変化し前述と同様画素電位が変化するものである。

なお配線を上下方向に形成したため表示上のむ

らが上下に発生するが、配線を左右方向にすれば左右の方向にムラが生ずる。

本従来例では、ポリシリコンTFT(Thin-Film Transistor)のアクティブラジオマトリクス基板を一例として示したが、アモルファスシリコンTFTやCdS₂TET、MIM(Metal-Insulator-Metal)、ダイオードといったスイッチ素子のマトリクス基板を用いた液晶パネルも同様である。

本発明の目的はこのような問題点を解決するもので、その目的とするところは均質で良好な表示を実現する液晶パネルを提供することにある。

(問題点を解決するための手段)

液晶パネルを構成する一方の基板となるスイッチ素子マトリクス基板において、画素電極に不要な電気的影響をおよぼす構成要素をシールドし、画素電極を電気雑音から保護するための電気シールド膜をスケッチ素子マトリクス基板に有することを特徴とする。

シールド膜の素材としては、Al、W、Mo等

の金属、合金、半導体、ITO等の透明導電体などの導電性物質が考えられる。

(作用)

本発明の上記の構成によれば、シールド膜を一定電位に保つことにより、電気的に画素電極と結合していた不要な影響を切離すことが出来る。すなわち第3図に示すように配線21、シールド膜31は絶縁体32によりおおわれておらず、画素電極20と配線21の間での抵抗は十分に大きく画素電極20から配線21、シールド膜31へのリーク電流は極端に小さくなり、無視出来るレベルとなる。また配線信号からの電位の変動は配線がシールド膜により完全におおわれておらず、かつシールド膜は一定電位に保たれていることから配線と画素電極とは容量的に独立した形となり、配線信号による画素電極への影響は無くなる。

(実施例)

第1図は本発明の実施例におけるスイッチ素子マトリクス基板の一画素を示す主要図である。スイッチ素子としてポリシリコン薄膜トランジスタ

を(以後ポリSiTFTと略す)をガラス基板1上に形成し、画素電極20と配線21及びシールド膜引をマトリクス状に配置したポリSiTFT・マトリクス基板を示すもので、第1図(a)は一画素分を示す平面図であり、第1図(b)はBB'の断面図である。配線21はシールド膜引によりおおわれておらず、配線21の電気的変動が画素電極20へ影響しないようにしてある。配線21の電気的変動とは表示画像信号に従った液晶駆動のための電圧変化であり、また液晶の寿命を長くするために一般的に行われる信号の交流反転による電圧変化である。導電性のシールド膜が一定電位に固定されており、配線21の電位がこれらの信号によって変化してもシールド膜31によって電気的にシールドしており画素電極20に影響をおよぼすことはない。

第1図に示したポリSiTFT基板は以下のようにして形成した。

透明絶縁基板1上にポリSi薄膜2を減圧CVDにより形成し、これを所定の形状に選択的に除

去した後、Si酸化膜を形成してゲート絶縁膜となす。さらにポリSi薄膜3を形成して所定の形状に選択的に除去してゲート電極及びゲート配線を形成する。このとき配線抵抗を小さくするため、リンやボロン等の不純物をポリSi形成中に導入したドープト・ポリSi薄膜形成を行つか、ポリSi薄膜形成後、不純物を熱拡散する必要がある。ゲート電極形成後、イオン注入を行いソース・ドレイン形成をする。N型のトランジスタの場合リンやヒ素のイオン、P型のトランジスタの場合ボロンイオンを注入する。この後層間絶縁膜を形成し、層間絶縁膜に開口部形成を行った後、SiやCuを小量含有したAlをスパッタ蒸着し所定の形状に選択的に除去して配線21を形成する。さらに層間絶縁膜形成を行った後、Si及びCuを小量含有したAlをスパッタ蒸着し配線21上をおおうように所定の形状に形成してシールド膜引とする。さらに層間絶縁膜を形成して所定の位置に開口部を形成して透明導電膜を所定の形状にして画素電極20を形成して、TFTマトリ

クス基板となす。なおゲート電極や配線さらにはシールド膜は、上述の例に限定するものではなく導電性薄膜であれば、Mo、W、Ni、Cu等の一般的な金属や半導体やIn酸化膜やSn酸化膜等の透明導電膜でもよい。ゲート絶縁膜としてはCVD法によるSiO₂やSi₃N₄でもよい。

このようにして形成したTFTマトリクス基板を必要に応じてSiO₂膜形成したあと、通常の液晶パネル組立て工程に従って、まずポリイミド薄膜形成し、所定の方向に綿布等によりラビングを行って配向処理を行う。また対向基板となる透明導電膜形成した透明基板に対しても所定の方向に配向処理を行ってのち、2枚の基板を所定の間隔を保つように貼合せ、この間に液晶を封入して液晶パネルとなす。

本実施例においては配線21のみをシールド膜引でおおったが、第4図、第5図に示すようにスイッチ素子27も含めておおったり、画素電極20以外をおおったり、全面をシールド膜でおおうことによりシールド効果をいっそう向上すること

が出来る。全面をシールド膜でおおう場合第5図に示すように画素電極20とトランジスタのコンタクト部を除く必要がある。

またシールド膜引は一定電位に保持するため、所定電位を印加しておく。特殊な場合としスイッチ素子マトリクス基板と対向する基板上の電極とシールド膜引を接続して、通常は一定電位に保持することが考えられ、さらに液晶パネルの駆動方法によつては、対向基板上の電極の電位を交流的に変動する場合があり、この場合は、配線の信号に変動を与える可能性を有する。

(実施例2)

第6図は本発明の液晶パネルのスイッチ素子マトリクス基板の別の例を示す主要断面図である。配線21は絶縁膜32をはさんでシールド膜引でおおわれており、シールド膜引は画素電極20と同時に形成されている。

絶縁基板上にシリコン薄膜バターン、ゲート絶縁膜、ゲート電極を形成しソース、ドレイン形成を行つた後、配線21を形成し、絶縁膜32を形

成して配線21をおおい、開口形成後、Alをスパッタ蒸着して画素電極20及びシールド膜を同時に形成してTETマトリクス基板となし実施例1と同様にして液晶パネルとした。ただし液晶は二色性色素を用いたいわゆるゲストホスト液晶を用いて反射型液晶パネルとした。

(実施例3)

第7図は本発明による液晶パネルのスイッチ素子マトリクス基板の別の例を示す主要断面図である。

従来例で引用した文献に従つてシリコン薄膜バターン、ゲート絶縁膜、ゲート電極、イオン注入、層間絶縁膜、配線21及び画素電極を形成した基板上に、絶縁膜を形成し開口形成した後シールド膜31を形成してTFTマトリクス基板となし、実施例1と同様にして液晶を封入して液晶パネルとした。

(発明の効果)

以上述べたように本発明によれば、画素電極と配線との間にシールド膜を形成し、配線をシール

ドすることで、配線の電気信号が画素電極に対し雑音として影響しないようにすることができる。

これにより

①画面の上下で画素電極に保持される実行電圧が一定となりコントラストの点から画面の上下で均一なものとなる。

②同一配線につながる画素に白レベルの画素や黒レベルの画素が混在する場合、白レベルのみの場合あるいは黒レベルの場合に比べ透過率(あるいは明るさ)が異なる別の言い方をすると同一配線につながる他の画素のデータに影響をうけるいわゆるクロストークが、本発明の構造で画素電極と配線の間で直接容量が形成されない、あるいは画素電極と対向基板電極との間の容量に比べ十分に小さなることから配線の電圧変動が容量結合的に画素電極に影響をおよぼすことなく、クロストークを防ぐことが出来る。

③画素電極と配線の間の電位差が変化するため、画素電極と配線の間に位置する液晶さらに場合に

よっては画素電極の周辺の液晶がみだされ、上記の①、②の上下のコントラストムラやクロストークの原因の1つになったり、雑音となったりしていたが本発明により配線の信号変化の影響を液晶におよぼさなくなつたため上記上下コントラストムラやクロストークおよび雑音を改善することができた。

以上のように本発明により表示品質のより良好な表示の液晶パネルを実現することが出来る。

本実施例においてポリSi TFTをスイッチ素子として用いたが、アモルファスSiやCdSeのTFTやPIN型、PN型、MIM型のダイオードをスイッチ素子として用いたマトリクス基板を用いた液晶パネルでも同様の効果が得られる。

4. 図面の簡単な説明

第1図(a)、(b)は本発明による実施例におけるTFTマトリクス基板の主要断面図と平面図である。

第2図(a)、(b)、(c)は従来のスイッチ素子マトリクスを使った液晶パネルの等価回路図。

第3図(a)、(b)、第4図、第5図は本発明による液晶パネルに用いたスイッチ素子マトリクス基板の概要図。第6図、第7図は本発明による実施例におけるTFTマトリクス基板の主要断面図。

20…画素電極

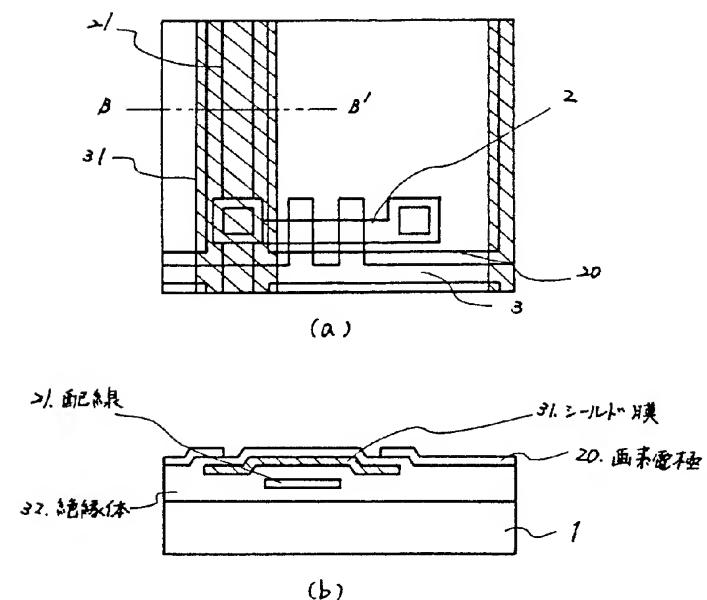
21…配線

31…シールド膜

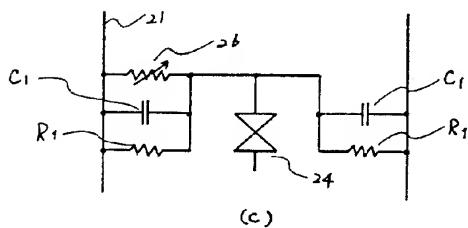
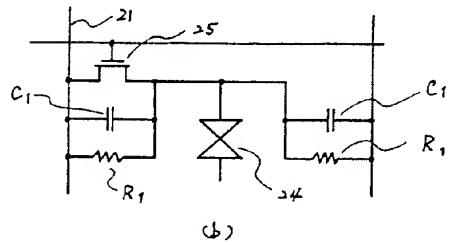
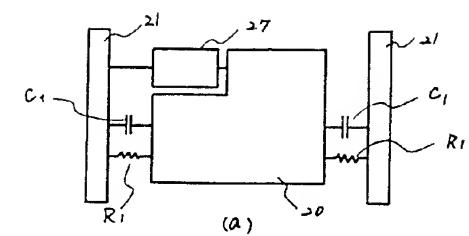
以上

出願人 セイコーエプソン株式会社

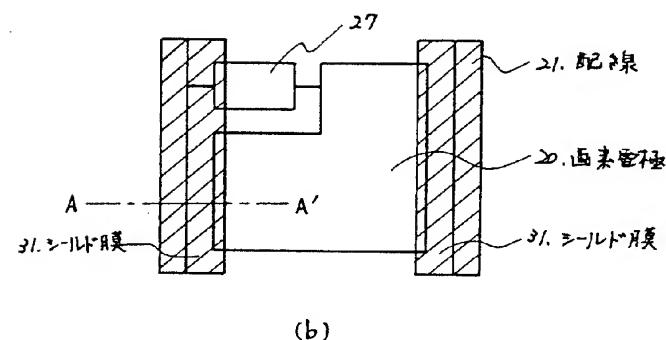
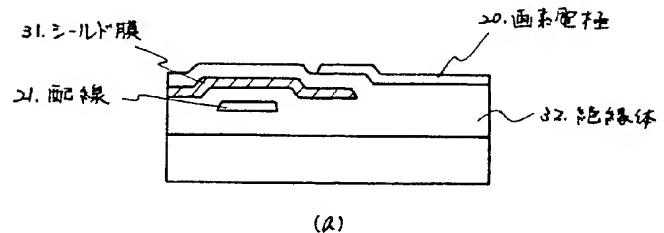
代理人 弁理士 最上 務 仙1名



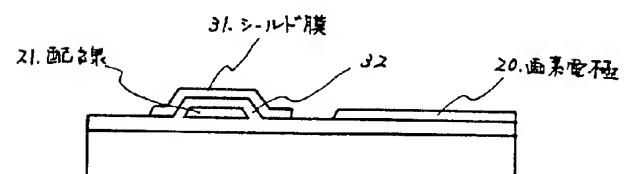
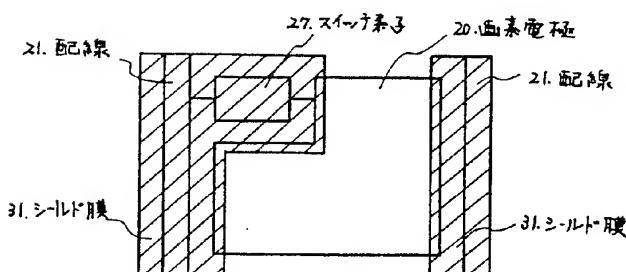
第1図



第 2 図

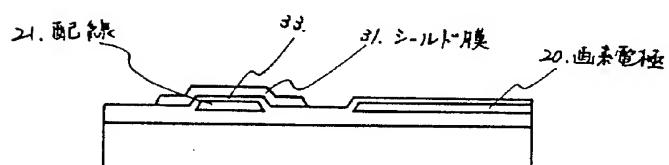
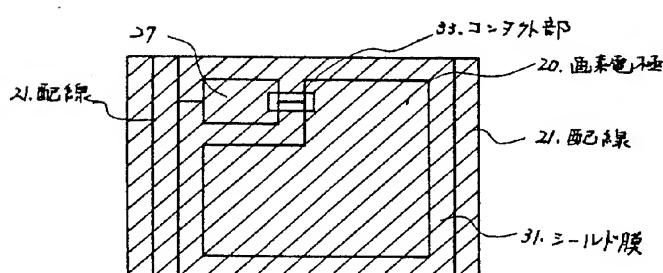


第 3 図



第 4 図

第 6 図



第 5 図

第 7 図